

ÖZET

GERÇEK ZAMANLI UYGULAMALAR İÇİN ABC ALGORİTMASININ FPGA ÜZERİNDE GERÇEKLENMESİ

AVCI, Gökmen Niğde Üniversitesi Fen Bilimleri Enstitüsü Elektrik-Elektronik Mühendisliği Anabilim Dalı

Danışman: Yrd. Doç. Dr. Fuat KARAKAYA

Bu tez çalışmasında Yapay Arı Kolonisi(Artificial Bee Colony, ABC) algoritması ilk kez FPGA üzerinde donanımsal olarak gerçekleştirilmiştir. ABC algoritması sürü tabanlı sezgisel (metaheuristic) yeni bir algoritmadır. Arıların doğada polen arama davranışlarından adapte edilmiş ve bir çok optimizasyon probleminde başarı ile kullanılmıştır. Bu çalışmada ABC algoritmasının FPGA üzerinde etkin bir şekilde gerçekleştirilmesini sağlayan donanım mimarisi önerilmiştir. Önerilen mimari sayesinde algoritma FPGA üzerinde daha az yer kaplamakta ve PC tabanlı yazılım versiyonlarına göre daha hızlı çalışmaktadır. Önerilen mimarinin performansının test edilmesi için literatürden yüksek hesaplama gücü ve hız gerektiren fonksiyonlar seçilmiştir. Aynı zamanda ABC algoritması ile YSA eğitimi problemi de FPGA ortamında gerçekleştirilmiştir. Yapılan çalışmalar sonucunda donanım üzerinde gerçekleştirilen yapının hem optimizasyon problemlerinde hemde YSA eğitiminde PC tabanlı uygulamalarla aynı doğruluğu gösterirken, bu uygulamalara göre çok daha hızlı olduğu gözlemlenmiştir.

ABSTRACT

IMPLEMENTATION OF ARTIFICIAL BEE COLONY (ABC) ALGORITHM ON FPGA FOR REAL-TIME APPLICATIONS

AVCI, Gökmen Niğde University Graduate School of Natural and Applied Sciences Department of Electrical and Electronics Engineering

Supervisor: Assist. Prof. Dr.Fuat KARAKAYA

In this thesis the first hardware implementation of the artificial bee colony (ABC) optimization on Field-Programmable Gate Arrays (FPGAs) is introduced. The artificial bee colony optimization is a new population-based metaheuristic algorithm. It is adopted from the natural foraging behavior of real honey bees and has been employed to find solutions to wide variety of optimization problems. In this paper we propose an efficient hardware architecture which leads to an efficient implementation with a less space requirement on FPGA and reduced runtime over software based solutions. Proposed architecture is tested with functions selected from the literature. In addition to that Artificial Neural Network (ANN) training with ABC algorithm is also implemented on FPGA. The results indicate that the proposed architecture is as accurate as its software counterpart on PC but much faster than its corresponding software implementation in both function optimization and ANN training.